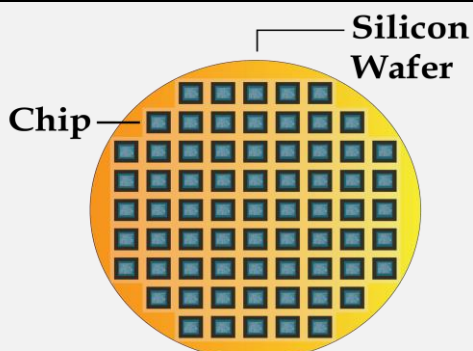


विज्ञान एवं प्रौद्योगिकी पॉलिसी ब्रीफ

सेमीकंडक्टर चिप मैन्यूफैक्चरिंग



सेमीकंडक्टर्स या चिप्स आधुनिक इलेक्ट्रॉनिक्स की बुनियाद है और उनके लिए उच्च स्तर की उन्नत मैन्यूफैक्चरिंग प्रक्रियाओं की जरूरत होती है। इस ब्रीफ में सेमीकंडक्टर मैन्यूफैक्चरिंग की पृष्ठभूमि और उनसे जुड़ी तकनीकी चुनौतियों को पेश किया गया है।

सारांश

- एक चिप में फ्लैट सिलिकॉन पीस पर लाखों इलेक्ट्रॉनिक स्विच (ट्रांज़िस्टर) लगे होते हैं।
- चिप्स की मैन्यूफैक्चरिंग में सिलिकॉन वेफर पर छोटे सर्किट्स को प्रिंट करने के लिए प्रकाश का इस्तेमाल किया जाता है।
- चिप्स मैन्यूफैक्चरिंग की तीन प्रमुख चुनौतियां हैं, हाई रेज़ोल्यूशन हासिल करना, सटीकता सुनिश्चित करना और बड़े पैमाने पर निर्माण।
- वैश्विक आपूर्ति श्रृंखला अत्यधिक विशेषीकृत है (डिजाइन, उपकरण, सामग्री, फैब्रिकेशन) और कुछ ही देशों में केंद्रित है।
- दुनिया भर के देशों में सरकारों ने घरेलू चिप उत्पादन सुविधाओं के लिए योजनाएं शुरू की हैं।

पृष्ठभूमि

सेमीकंडक्टर चिप्स इलेक्ट्रॉनिक तकनीक के बिल्डिंग ब्लॉक्स होते हैं।¹ कार, लैपटॉप, वर्चुअल रिएलिटी और इंडस्ट्रियल रोबोट्स, सभी चिप्स पर निर्भर हैं। यह चिप उद्योग 500 बिलियन USD का कारोबार है जिसके 2029 तक बढ़कर 1.3 ट्रिलियन होने की उम्मीद है।^{2,3} यह आरएंडडी केंद्रित उद्योग है और विश्वव्यापी आपूर्ति श्रृंखला उच्च स्तर पर विशेषीकृत है और कुछ ही देशों में केंद्रित है। भारत में उच्च मात्रा में उत्पादन करने के लिए चिप मैन्यूफैक्चरिंग इकाइयों (या फैब्स) की कमी है। 2020 में भारत में इलेक्ट्रॉनिक चिप्स की कुल खपत लगभग 1.1 लाख करोड़ रुपए की थी, जिसे पूर्णतया आयात के जरिए पूरा किया गया था।⁴ केंद्र सरकार ने भारत में फैब्स के निर्माण के लिए 76,000 करोड़ रुपए मूल्य की योजनाओं की घोषणा की है। इस ब्रीफ में चिप मैन्यूफैक्चरिंग से संबंधित विभिन्न तकनीकी चुनौतियों को प्रस्तुत किया गया है।

सेमीकंडक्टर्स ऐसे पदार्थ होते हैं जिनके विद्युतीय गुण सुचालकों (कंडक्टर्स) (तांबा, एल्यूमीनियम,

चांदी) और कुचालकों (इन्सुलेटर्स) (कांच, सिरेमिक, प्लास्टिक) से अलग होते हैं। वे कुछ स्थितियों में ही बिजली का संचालन करते हैं। इसका मतलब है कि अंतर्निहित स्थितियों को बदलकर उन्हें स्विच (ON/OFF) के रूप में उपयोग किया जा सकता है। एक ट्रांज़िस्टर सेमीकंडक्टर से बना एक उपकरण है जो ON/OFF स्विच के तौर पर काम करता है और बिजली के वोल्टेज और करंट को नियंत्रित करता है। इस गुण का इस्तेमाल स्थितियों को दर्शाने के लिए किया जाता है, जैसे ऑन होने पर 0, और ऑन होने पर 1।

चूंकि सभी इनफॉर्मेशन को 0s और 1s (बाइनरी सिस्टम) के कॉम्बिनेशन के रूप में दर्शाया जा सकता है, ट्रांज़िस्टर डिजिटल उपकरणों में कंप्यूटिंग का आधार हैं।⁵

आधुनिक चिप्स के जटिल त्रि-आयामी सर्किट्स में लाखों-लाख (यहां तक कि अरबों) ट्रांज़िस्टर और दूसरे इलेक्ट्रॉनिक घटक होते हैं (देखें रेखाचित्र 1)।⁶ ट्रांज़िस्टर जितना छोटा होता है, उतने ही ज्यादा ट्रांज़िस्टर और घटक किसी एक जगह पर पैक किए जा सकते हैं। छोटे चिप्स कम विद्युत उर्जा

का इस्तेमाल करते हैं और कम गर्मी पैदा करते हैं। तकनीकी उन्नति ने एक चिप में ज्यादा से ज्यादा ट्रांज़िस्टर पैक करने में मदद की है, जोकि हर दो वर्षों में दोगुना हो जाता है, जिससे ज्यादा कंप्यूटिंग पावर पैदा होती है। उदाहरण के तौर पर आईफोन 12 (2020), 1969 में यूएस स्पेस मिशन में इस्तेमाल होने वाले अपोलो 11 गाइडेंस कंप्यूटर से लगभग एक अरब गुना तेज है।^{7,8} ट्रांज़िस्टर के आयामों में कमी के कारण ऐसी कॉम्पैक्ट पैकिंग संभव है जो नैनोमीटर्स (nm) तक जाती है। एक नैनोमीटर, एक मीटर (10^{-9} m) का अरबवां हिस्सा है। यानी एक नैनो-ट्रांज़िस्टर मनुष्य के एक बाल की चौड़ाई से लगभग 50,000-1,00,000 गुना छोटा है।⁹

चिप उद्योग में प्रगति को नोड नंबर से दर्शाया जाता है, जैसे कि 180-nm, 130-nm, और 65-nm। ये नोड नंबर जितने छोटे होते हैं, उनकी सर्किटरी उतनी सघन होती है जिससे उपकरण का प्रदर्शन बेहतर होता है।^{10,11,12,13} उदाहरण के लिए एडवांस स्मार्टफोन्स अब 7-nm तकनीक का इस्तेमाल करते हैं। इसका अर्थ यह है कि प्रति वर्ग मिलीमीटर में लगभग 10 करोड़ ट्रांज़िस्टर्स होते हैं।¹⁰

आम तौर पर इस्तेमाल होने वाली सेमीकंडक्टर सामग्री सिलिकॉन (सी) है, जो पृथ्वी की ऊपरी परत में दूसरा सबसे प्रचुर मात्रा में मिलने वाला तत्व है। सिलिकॉन के पतले गोलाकार स्लाइस (जिसे वेफर्स कहा जाता है) का उपयोग चिप उत्पादन में किया जाता है।

बॉक्स 1: चिप नोड नंबर और उनके उपयोग^{14,15,16,17,18}

उपकरण	नोड
कार	180 nm - 40 nm
घर के उपकरण	130 nm - 90 nm
लैपटॉप, स्मार्टफोन	15 nm से कम

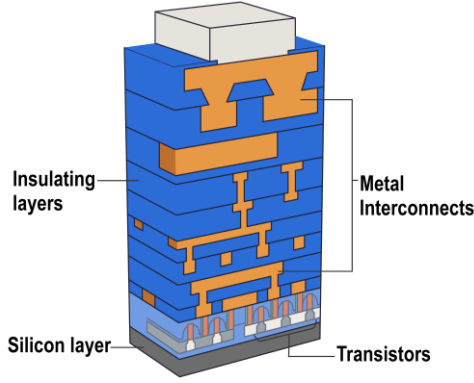
फैब्रिकेशन की प्रक्रिया: चिप्स शुद्ध सिलिकॉन वेफर्स (लगभग 300 मिमी व्यास) पर परत दर परत बनाए गए ट्रांज़िस्टर्स के परस्पर जटिल पैटर्न से बने होते हैं। चिप्स की मैन्युफैक्चरिंग में कई चरण शामिल होते हैं।¹⁹

डिजाइन: चिप्स कई परतों (100 तक) से बने होते हैं, इस तरह कि एक परत दूसरी परत के ऊपर लगी होती है, और वह भी नैनोमीटर परिशुद्धता के साथ।²⁰ इन परतों के 3डी आर्किटेक्चर का ब्ल्यूप्रिंट बनाने के लिए विशेष डिजाइन सॉफ्टवेयर का इस्तेमाल किया जाता है।²¹

फोटोमास्क: इस डिजाइन किए गए पैटर्न के ब्ल्यूप्रिंट को फिर एक अपारदर्शी प्लेट, जिसमें कुछ पारदर्शी भाग होते हैं, में ट्रांसफर किया जाता है, जिसे 'मास्क' कहते हैं।²² चिप पर इच्छित पैटर्न के मुकाबले मास्क आम तौर पर चार गुना बड़ा होता है।²³ इस प्लेट से गुजरने वाला प्रकाश चिप पर पैटर्न के लघु प्रारूप को अंकित करता है।

लिथोग्राफी: लिथोग्राफी या फोटोलिथोग्राफी एक प्रॉजेक्शन सिस्टम होता है, यानी वह सिलिकॉन की सतह पर सर्किट की इमेज डालता है। सिलिकॉन वेफर पर पहले सिलिकॉन या अन्य सामग्री की परत डाली जाती है। वेफर पर प्रकाश-संवेदी सामग्री की एक पतली परत लगाई जाती है। फिर प्रकाश को मास्क के जरिए प्रॉजेक्ट किया जाता है और लेंस इसे सिकोड़ता है और एन्कोडेड पैटर्न को प्रकाश-संवेदी वेफर के छोटे क्षेत्रों पर केंद्रित करता है। एक्सपोज्ड पैटर्न्स को बेक करने और डेवलप करने के लिए छोड़ दिया जाता है। सतह पर पैटर्न को उकेरने के लिए फोटोसेंसिटिव कोटिंग से अनएक्सपोज्ड एरिया हटा दिए जाते हैं।

उभरे हुए एक्सपोज्ड पैटर्न्स पर ट्रांज़िस्टर्स बनाने के लिए इलेक्ट्रिकली चार्ज एटम्स (आयन) की बौछार की जाती है। एक सर्किट में ट्रांज़िस्टर्स को कनेक्ट करने के लिए तांबे के तार और सिलिकॉन डाइऑक्साइड (एक इन्सुलेटर) जैसी अन्य सामग्रियां जमा की जाती हैं। इसके बाद प्रकाश-संवेदी परत को हटा दिया जाता है। लिथोग्राफी और उपरोक्त प्रक्रिया को दोहराया जाता है, और विभिन्न पैटर्न वाली परतें बनाई जाती हैं। अंत में, परतों को एक के ऊपर एक रखा जाता है और छोटे भागों में काट दिया जाता है, जिसके परिणामस्वरूप चिप बन जाती है।

रेखाचित्र 1: चिप की भीतरी परतें

फैब्रिकेशन क्लीनरूम्स: चूंकि रेज़ोल्यूशन छोटा होता है, इसलिए एक नैनोस्केल का पार्टिकल या वायरस भी वेफर के पैटर्न को नुकसान पहुंचा सकता है और उसे बेकार बना सकता है। ऐसे में एक क्लीनरूम (स्थिर तापमान और नमी के स्तर के साथ) की जरूरत पड़ती है, जिसमें आम तौर पर स्टेराइल ऑपरेशन थियेटर के मुकाबले 1,000 गुना कम धूल के कण होते हैं।²⁴

चिप्स की असेंबलिंग और टेस्टिंग: फैब्रिकेशन फर्म्स आम तौर पर पिज्जा के आकार (~300 मिलीमीटर) के वेफर्स बनाती हैं जिन पर बहुत से चिप्स लगे होते हैं। वेफर्स को असली चिप्स में काटना होता है और फिर आसानी से हैंडलिंग के लिए सिरामिक या प्लास्टिक की सुरक्षात्मक परत के साथ लगाया जाता है। अक्सर 'असेंबली' या 'पैकेजिंग' का यह काम दूसरी कंपनियां करती हैं। गुणवत्ता सुनिश्चित करने के लिए एक अंतिम परीक्षण किया जाता है। फिर यह चिप स्मार्टफोन या लैपटॉप में प्लग इन करने के लिए तैयार हो जाती है।

तकनीकी चुनौतियां

वाणिज्यिक रूप से सफल परिनियोजन के लिए लिथोग्राफी तकनीक को तीन मानदंडों पर खरा उतरना होता है: रेज़ोल्यूशन, सटीकता और उत्पादकता। उच्च रेज़ोल्यूशन वाली मशीन तेजी से छोटे पैटर्न बना सकती है। एक अधिक सटीक मशीन उन्हें बिना किसी त्रुटि के इम्प्रिंट कर देती है। बड़े पैमाने पर उत्पादन के लिए कंपनियों को तीव्र गति से वेफर्स का उत्पादन करना होता है। लेकिन इनमें से प्रत्येक के साथ अलग प्रकार की तकनीकी समस्याएं हैं।

चुनौती 1: हाई रेज़ोल्यूशन हासिल करना

लिथोग्राफी में प्रकाश का इस्तेमाल सिलिकॉन वेफर पर पैटर्न को एक्सपोज़ करने के लिए किया जाता है। पैटर्न की मोटाई वेफर से टकराने वाले प्रकाश की वेवलेंथ से कम नहीं हो सकती। इसलिए दृश्य प्रकाश (वेवलेंथ 400-700 nm) की बजाय डीप अल्ट्रावायलेट (DUV) प्रकाश (वेवलेंथ 193 nm) का इस्तेमाल किया जाता है।²⁵

लेंस और आइने का इस्तेमाल करके एकत्र और फोकस किए गए प्रकाश की मात्रा भी मायने रखती है।²⁶ 193 nm-DUV लिथोग्राफी मशीनों ने रेज़ोल्यूशन को 2,000 nm से घटाकर 63 nm कर दिया है।^{27,28} 63 nm से कम होने और अधिक बेहतर डीटेल्स को प्रिंट करने के लिए चिपमेकर्स लेंस और सिलिकॉन वेफर के बीच अल्ट्राप्योर वॉटर (या इमेजिंग के लिए दूसरे तरल पदार्थ) की एक परत के जरिए प्रकाश को प्रॉजेक्ट करते हैं।²⁹ अल्ट्राप्योर वॉटर प्रकाश की मात्रा को बढ़ाता है और रेज़ोल्यूशन में सुधार आता है। इस तरह यह एक अतिरिक्त लेंस का काम करता है। इस तकनीक को DUV *इमर्जन लिथोग्राफी* कहा जाता है। DUV से बनी चिप्स के कुछ उदाहरण 90, 65 और 45 nm नोड्स हैं।

हालांकि 193 nm अभी भी उन पैटर्न्स के आकार से बड़ा है जिसकी आधुनिक चिप्स को जरूरत होती है। सबसे उन्नत चिप्स अब एक्स्ट्रीम अल्ट्रावायलेट (EUV) प्रकाश का इस्तेमाल करते हैं जिसमें DUV की तुलना में लगभग 14 गुना कम वेवलेंथ होती है (13.5 nm)।³⁰ DUV प्रकाश की तुलना में चिप्स पर पैटर्न उकरते समय EUV एक तेज पेंसिल की तरह काम करती है। EUV से 10-15 nm तक के फीचर्स वाली ड्राइंग की जा सकती है।^{31,32}

EUV प्रकाश प्राकृतिक रूप से केवल बाह्य अंतरिक्ष में होता है और हवा और लेंस के जरिए अवशोषित हो जाता है। EUV प्रकाश का कृत्रिम उत्पादन एक बहुत मुश्किल काम है और उसके लिए ताकतवर लेज़र्स और उन्नत सेटअप की जरूरत होती है। फैब्रिकेशन के दौरान वेफर्स को जमा करने और उन पर फोकस करने के लिए विशेष और चिकने लेयर्स वाले विभिन्न आइनों की जरूरत होती है।³³ यह पूरी प्रक्रिया वैक्यूम चेंबर में होती है। विश्व स्तर पर

नीदरलैंड्स की ASML ही ऐसी अकेली कंपनी है जो हाई-एंड EUV मशीनें बनाती है।²⁵ उन्नत स्मार्टफोन्स के नए मॉडल्स EUV से बने चिप्स का इस्तेमाल करते हैं।^{34,35} सिर्फ कुछ प्रमुख चिप मैन्यूफैक्चरिंग कंपनियां ही EUV मशीनों का इस्तेमाल कर रही हैं।

DUV और EUV का एक साथ इस्तेमाल: चूंकि एक चिप में कई परतें एक के ऊपर एक रखी जाती हैं, तो बहुत बारीक जटिल परतों को EUV का इस्तेमाल करके प्रिंट किया जा सकता है, और बाकी को DUV के जरिए।^{23,36} चिप बनाने की प्रक्रिया के दौरान लागत-प्रभावशीलता सुनिश्चित करने के लिए ऐसा किया जाता है।

चुनौती 2: सटीकता सुनिश्चित करना

पैटर्न संबंधी त्रुटियां: भले ही EUV प्रकाश ने लिथोग्राफी सिस्टम्स के रेज़ोल्यूशन में सुधार किया है, त्रुटियों के बिना सटीक पैटर्न बनाना एक चुनौती बनी हुई है। वर्तमान में EUV से सर्किट पर कई त्रुटियां आ जाती हैं, जैसे त्रुटिपूर्ण तरीके से बने छेद, दो लाइन्स के बीच लाइन ब्रेक या ब्रिज।³⁷ नेक्स्ट-जनरेशन की EUV मशीनों को इस चुनौती का समाधान करना होगा।

माप संबंधी त्रुटियां: EUV की छोटी वेवलेंथ (13.5 nm) से उकेरे गए पैटर्न्स की सटीकता को मापने में समस्याएं पैदा होती हैं।³⁸ इसके अलावा आयामों में और कमी पैटर्न की सटीकता और सटीक माप की गुणवत्ता को प्रभावित कर सकती है।

सेमीकंडक्टर उत्पादन शृंखला: कंपनियों के प्रकार²⁰

इंटीग्रेटेड डिवाइस मैन्यूफैक्चर्स (आईडीएम): कुछ कंपनियां जैसे इंटेल (अमेरिका) और सैमसंग इलेक्ट्रॉनिक्स (दक्षिण कोरिया) चिप्स की डिजाइन और मैन्यूफैक्चरिंग, दोनों करती हैं।

फैब्रिकेशन कंपनियां (फैब्स): फैब्स दूसरी कंपनियों के लिए अनुबंध पर चिप्स बनाती हैं, जैसे ताइवान सेमीकंडक्टर मैन्यूफैक्चरिंग कंपनी (टीएसएमसी), यूएमसी और ग्लोबलफाउंड्रीज़। 2021 में टीएसएमसी (54%), सैमसंग (17%) और ग्लोबलफाउंड्रीज़ (7%) ने 80% चिप्स का निर्माण किया।³⁹ टीएसएमसी ने 90% से अधिक उन्नत चिप्स (10 nm नोड्स से कम) बनाए।⁴⁰

फैबलेस कंपनियां: ये कंपनियां शोध और चिप डिजाइन करती हैं, लेकिन अपने उत्पादन को फैब को भेज देती हैं, जैसे यूएस आधारित एनवीआइडिया, एडीएम और क्वालकॉम और मीडिया टेक (ताइवान)।

लिथोग्राफी उपकरण मैन्यूफैक्चरर: एसएमएल (नीदरलैंड्स) और जापान-आधारित निकॉन और कैन्नन। 2020 में सभी लिथोग्राफी मशीनों (DUV और EUV) के सेल्स शेयर इस प्रकार थे: एसएमएल (91%), निकॉन (6%) और कैन्नन (3%)।⁴¹ सिर्फ एसएमएल EUV मशीनें बनाती हैं जिन्हें उन्नत चिप्स बनाने के लिए इस्तेमाल किया जाता है। जापान स्पेशिएलिटी कैमिकल्स और सिलिकॉन इनगॉट्स के बाजार में अग्रणी है जोकि सेमीकंडक्टर मैन्यूफैक्चरिंग के लिए बहुत महत्वपूर्ण होते हैं।⁴²

चुनौती 3: बड़े पैमाने पर उत्पादन

वेफर टेबल और सटीक प्रिंटिंग: लिथोग्राफी मशीन पहले लोडेड वेफर के एक छोटे से हिस्से को स्कैन और प्रिंट करती है और फिर अगले हिस्से पर जाती है। इन चरणों को हाई स्पीड पर हासिल किया जाता है जिसमें कम से कम वाइब्रेशन हो। इस प्रक्रिया में चुंबकीय रूप से लेविटेडिंग वेफर टेबल का उपयोग किया जाता है।^{43,44} सिलिकॉन वेफर पर एक पैटर्न के सामने आने से पहले, इसे सटीक रूप से स्कैन किया जाना चाहिए। जब एक वेफर को एक्सपोज किया जाता है, तो उसी के साथ दूसरा

वेफर टेबल, वेफर की स्थिति को मापता है। ऐसा 0.06 nm की सटीकता के साथ मशीन के सेंसर का उपयोग करके प्रति सेकंड 20,000 बार किया जाता है।

क्लीन रूम्स: एक विशिष्ट क्लीनरूम का क्षेत्र फैब्रिकेशन प्लांट या फैब के उत्पादन पर निर्भर करता है, यानी प्रति माह उत्पादित वेफर्स की संख्या। एक मिनी-फैब (~10k वेफर्स प्रति माह) का क्लीनरूम लगभग 30,000 वर्ग मीटर होता है, जबकि एक मेगा-फैब का (~25k वेफर्स प्रति माह) 1,00,000 वर्ग मीटर का और एक गीगाफैब का (1 लाख वेफर्स प्रति माह से अधिक) का लगभग 1,60,000 वर्ग मीटर का।^{45,46,47,48} इतनी बड़ी जगह में जरूरी शुद्धता के स्तर को बरकरार रखने के लिए महंगे हीटिंग, वेंटिलेशन और एयर-कंडीशनिंग सिस्टम्स की जरूरत होती है।

हाई प्योरिटी वॉटर: इमर्जन लिथोग्राफी के लिए उपयोग किए जाने वाले पानी में नैनो-आकार के कण (रासायनिक अशुद्धता, बैक्टीरिया या वायरस) की मौजूदगी भी वेफर पर जटिल डिजाइन को नुकसान पहुंचा सकते हैं।^{49,50} इसके अलावा चूंकि सेटअप हाई स्पीड से चलता है, इसलिए पानी के बुलबुले नहीं बनने चाहिए; वरना उपकरण के रेजोल्यूशन पर असर हो सकता है। इसलिए सिस्टम में डालने से पहले पानी से घुली हुई गैसों को हटा दिया जाता है।

लिथोग्राफी के दौरान कई अवांछित कण, रसायन और धातु के टुकड़े (ट्रांज़िस्टर के बीच कनेक्शन के बनने से) छूट जाते हैं। संदूषण को दूर करने के लिए अल्ट्राप्योर वॉटर का इस्तेमाल करके एक सिलसिलेवार गीली सफाई की जरूरत होती है। साथ ही, चिप में अधिक परतें होने पर पानी की आवश्यकता बढ़ जाती है।

अपशिष्ट जल का उपचार: चिप उत्पादन संयंत्र में आमतौर पर 400 से अधिक रासायनिक उत्पादों का उपयोग किया जाता है।⁵¹ गीली सफाई के बाद बचे अपशिष्ट जल में उच्च मात्रा में रसायन होते हैं। इन रसायनों के संपर्क में आने से स्वास्थ्य संबंधी समस्याएं हो सकती हैं। इसलिए जल का उपचार महत्वपूर्ण होता है।^{51,52} टीएसएमसी (ताइवान) जैसी बड़ी फैब्रिकेशन कंपनियां लगभग 87% अपशिष्ट

जल को रीसाइकिल करती हैं जबकि उद्योग का औसत 42% है।^{53,54}

तकनीकी उपलब्धियों की समय रेखा

1947/1948: पहला ट्रांज़िस्टर⁵⁵

1959: इंटीग्रेटेड सर्किट (IC) या चिप⁵⁶

1970: पहली कमर्शियल मेमोरी चिप (DRAM)⁵⁷

1971: पहला कमर्शियल माइक्रोप्रोसेसर/सीपीयू (10 माइक्रोमीटर (µm या 10⁻⁶m) नोड्स, ~2300 ट्रांज़िस्टर)⁵⁸

2001: इंटेल पेंटियम 4 चिप (180 nm, ~42 मिलियन ट्रांज़िस्टर)⁵⁸

2004/2005: DUV इमर्जन लिथोग्राफी^{25,59}, 65-nm प्रोसेस नोड

2019: पहली कमर्शियल EUV-निर्मित 7-nm चिप^{60,61}

2022: एप्पल M1 अल्ट्रा (~114 बिलियन ट्रांज़िस्टर) चिप⁶²

लिथोग्राफी मशीनों का आकार और लागत: चिप पर पैटर्न जितना छोटा होता है, उतनी ही बड़ी लिथोग्राफी मशीन की जरूरत होती है, क्योंकि लेंस या आइने के बड़े सेट और अधिक ऊर्जा-गहन उपकरण की जरूरत होती है। मौजूदा EUV मशीनें एक स्कूल बस के आकार की होती हैं और इनमें एक लाख मूविंग पार्ट्स होते हैं।⁶³ एक बुनियादी EUV मशीन की कीमत लगभग 150 मिलियन USD है।⁶⁴ नेक्स्ट जनरेशन की EUV मशीन मूल संस्करण से भी बड़ी है और इसकी कीमत लगभग 300 मिलियन USD है।⁶⁵

इसके विपरीत DUV इमर्जन सिस्टम छोटा होता है और उसकी लागत लगभग 60 मिलियन यूरो होती है। ड्राई सिस्टम्स की कीमत (लेंस और वेफर के बीच पानी या इमेजिंग तरल पदार्थ के बिना) औसतन 20 मिलियन यूरो है।⁶⁶

आने वाले समय में होने वाली उन्नति

नेक्स्ट-जनरेशन EUV मशीनें: 13.5nm के साथ EUV प्रकाश स्रोत को बनाने में लगभग 30 वर्ष लगे। नेक्स्ट-जनरेशन की EUV मशीनें आइनों के जरिए प्रकाश को जमा करने की मात्रा बढ़ाने पर निर्भर करती हैं। बड़े आइनों वाले इन सिस्टम्स के 2025 या 2026 तक बाजार में प्रवेश करने की

उम्मीद है। वे सर्किट पर न्यूनतम फीसेबिल रेज़ॉल्यूशन को 13nm से घटाकर 8nm कर देंगे।^{31,67}

प्रदर्शन में सुधार: जैसे-जैसे रेज़ॉल्यूशन के आकार की हद सामने आएगी, कंप्यूटिंग शक्ति बढ़ाने के लिए अन्य तरीकों का इस्तेमाल करना होगा।³⁸ इनमें ट्रांजिस्टर्स को एक के ऊपर एक लगाना, उनकी संरचना में सुधार करना और ट्रांजिस्टर्स के बीच इंटरकनेक्ट में सुधार करना शामिल होगा।

क्वांटम इफेक्ट्स: सबसे छोटे ट्रांजिस्टर्स आमतौर पर क्वांटम इफेक्ट्स का शिकार होते हैं, उदाहरण के लिए ट्रांजिस्टर के ऑफ स्टेट में होने पर भी अवांछित लीकेज करंट मिलना।³⁸ जैसे-जैसे पैटर्न छोटा और छोटा होता जाएगा, ये प्रभाव अधिक स्पष्ट होते जाएंगे। इस तरह के प्रभाव चिप के संचालन को बाधित कर सकते हैं।

पावर और कूलिंग की समस्या: चूंकि ट्रांजिस्टर के आयाम कम हो जाते हैं, इसलिए चिप में बिजली लाना मुश्किल हो जाता है।³⁸ चिप से गर्मी निकालना भी एक समस्या है। इसलिए भविष्य में बेहतर और कुशल बिजली वितरण और कूलिंग की व्यवस्था की भी जरूरत है।

भारत में सेमीकंडक्टर्स का परिदृश्य

वर्तमान में भारत में कोई कमर्शियल फैब नहीं है, और चिप की समूची मांग आयात से पूरी की जा रही है। हालांकि विभिन्न बहुराष्ट्रीय कंपनियों और भारतीय आईसी डिजाइन सर्विस प्रोवाइडर्स के भारत में बड़े डिजाइन हाउस हैं।^{42,68} डिजाइनिंग पूरे होने के बाद उन्हें फैब्रिकेशन के लिए युनाइटेड स्टेट्स, दक्षिण कोरिया या ताइवान भेज दिया जाता है।

भारत में सेमीकंडक्टर्स में आरएंडडी: 2006 में लॉन्च किए गए सेंटर फॉर एक्सिलेंस इन नैनोइलेक्ट्रॉनिक्स ने भारत में अनुसंधान एवं विकास विशेषज्ञता विकसित की है। इलेक्ट्रॉनिक्स और सूचना प्रौद्योगिकी मंत्रालय के विशेष जनशक्ति विकास कार्यक्रम (एसएमडीपी) ने आईसी डिज़ाइन आरएंडडी और प्रतिभा विकास को सक्षम बनाया है।^{69,70} सेमी-कंडक्टर लैब (एससीएल) मोहाली ने 180nm सीएमओएस लाइन को इसरो, डीआरडीओ जैसी कूटनीतिक एजेंसियों और शैक्षणिक

संस्थानों द्वारा डिजाइन और प्रौद्योगिकी आईपी के साथ-साथ प्रतिभा विकास के लिए विकसित किया है। घरेलू चिप निर्माण क्षमताओं की कमी को दूर करने के लिए भारत ने निम्नलिखित कार्यक्रमों की शुरुआत की है।

सेमिकॉन इंडिया प्रोग्राम: 76,000 करोड़ रुपये (~10 बिलियन USD) के कुल परिव्यय के साथ भारत ने सेमीकंडक्टर उद्योग से संबंधित समस्याओं के समाधान के लिए तीन प्रमुख योजनाओं को मंजूरी दी है।⁷¹

(i) **सेमीकंडक्टर फैब्स:** दो नई फैब्रिकेशन इकाइयों के निर्माण के लिए कुल परियोजना लागत का 50% वित्तीय सहायता प्रदान की जाएगी।⁷²

(ii) **अन्य चिप संबंधी फैब्स और असेंबलिंग एवं टेस्टिंग:** कंपाउंड सेमीकंडक्टर/प्रकाश आधारित सिलिकॉन सेमीकंडक्टर/सेंसर फैब स्थापित करने के लिए 50% का वित्तीय समर्थन। कंपाउंड सेमीकंडक्टर्स दो तत्वों से बने चिप्स को कहते हैं, उदाहरण के लिए, शुद्ध सिलिकॉन के विपरीत गैलियम नाइट्राइड (GaN)। असेंबली, टेस्टिंग, मार्किंग और पैकेजिंग (एटीएमपी) इकाइयों और आउटसोर्स सेमीकंडक्टर असेंबली एंड टेस्ट (ओएसएटी) कंपनियों के निर्माण के लिए भी इसी तरह का सहयोग दिया जाता है।⁷³

यूएस और ईयू में सरकारी सहयोग:

यूएस चिप्स एक्ट: सेमीकंडक्टर क्षमता को बढ़ाने, नवाचार में तेजी लाने और 10 वर्षों की अवधि में एक बड़ा स्टेम श्रमबल तैयार करने के लिए क्रिएटिंग हेल्पफुल इंसेंटिव्स टू प्रोड्यूस सेमीकंडक्टर्स एंड साइंस (चिप्स) एक्ट, 2022 के तहत लगभग 280 बिलियन USD आबंटित किए गए।⁷⁴ घरेलू चिप निर्माण सुविधाओं के निर्माण के बाद आरएंडडी और व्यावसायीकरण के लिए लगभग 200 बिलियन USD दिए गए हैं (-USD 53 बिलियन)।

ईयू चिप्स एक्ट: एक्ट का उद्देश्य यूरोपीय संघ में कुल विश्व उत्पादन का 10% से बढ़ाकर 20% करना है। यूरोपीय संघ ने मैनुफैक्चरिंग के लक्ष्य को हासिल करने के लिए 2030 तक लगभग 46 बिलियन USD का सार्वजनिक और निजी निवेश जुटाया है।⁷⁵

(iii) **डिजाइन आधारित योजना:** यह योजना पांच वर्षों की अवधि में आईसी, चिपसेट और नए चिप

आर्किटेक्चर जैसे इलेक्ट्रॉनिक डिजाइन घटकों के विकास के लिए वित्तीय प्रोत्साहन और इंफ्रास्ट्रक्चर सहयोग प्रदान करती है।

इस कार्यक्रम में डिस्प्ले (जैसे, एलसीडी स्क्रीन) फैब का निर्माण और एससीएल मोहाली का आधुनिकीकरण भी शामिल है। भारत सेमीकंडक्टर मिशन (आईएसएम) देश में चिप्स और मैनुफैक्चरिंग इकोसिस्टम के विकास के लिए योजनाओं के कार्यान्वयन के लिए नोडल एजेंसी है।

इलेक्ट्रॉनिक उपकरणों और सेमीकंडक्टर्स की मैनुफैक्चरिंग के संवर्धन हेतु योजना

(एसपीईसीएस): इलेक्ट्रॉनिक्स और सूचना प्रौद्योगिकी मंत्रालय की इस योजना के तहत इलेक्ट्रॉनिक उपकरणों के घरेलू निर्माण, सेमीकंडक्टर फैब इकाइयों और एटीएमपी इकाइयों के निर्माण के लिए पूंजीगत व्यय पर 25% का वित्तीय प्रोत्साहन प्रदान किया जाता है।⁷⁶

¹ Miller, C. (2022). *Chip War: The Fight for the World's Most Critical Technology*. Simon and Schuster.

² Press Release, Gartner, January 19, 2022, <https://www.gartner.com/en/newsroom/press-releases/2022-01-19-gartner-says-worldwide-semiconductor-revenue-grew-25-point-one-percent-in-2021-exceeding-500-billion-for-the-first-time>.

³ 'The global semiconductor market is projected to grow from \$573.44 billion in 2022 to \$ 1,380.79 billion by 2029, at a CAGR of 12.2% in forecast period, 2022-2029', Fortune Business Insights, April 2022, <https://www.fortunebusinessinsights.com/semiconductor-market-102365>.

⁴ Unstarred Question No. 505, Lok Sabha, Ministry of Electronics and Information Technology, July 20, 2022, <https://pqals.nic.in/annex/179/AU505.pdf>.

⁵ Shannon, C. E. (1948). A mathematical theory of communication. *The Bell system technical journal*, 27(3), 379-423, https://pure.mpg.de/rest/items/item_2383162_7/component/file_2456978/content.

⁶ 'The basics of microchips', ASML (as accessed on March 22, 2023), <https://www.asml.com/en/technology/all-about-microchips/microchip-basics>.

⁷ 'Fast-forward — comparing a 1980s supercomputer to the modern smartphone', Adobe blog, (as accessed on March 22, 2023), <https://blog.adobe.com/en/publish/2022/11/08/fast-forward-comparing-1980s-supercomputer-to-modern-smartphone>.

⁸ 'Your phone is now more powerful than your PC', Samsung, August 19, 2021, <https://insights.samsung.com/2021/08/19/your-phone-is-now-more-powerful-than-your-pc-3/>.

⁹ 'How small is nanoscale small?', Australian Academy of Science (as accessed on March 22, 2023) <https://www.science.org.au/curious/technology-future/how-small-nanoscale-small>.

¹⁰ Moore, S. K. (2020). A better way to measure progress in semiconductors, *IEEE Spectrum*, <https://spectrum.ieee.org/a->

[better-way-to-measure-progress-in-semiconductors](#).

¹¹ H.-S. P. Wong *et al.*, "A Density Metric for Semiconductor Technology [Point of View]," in *Proceedings of the IEEE*, vol. 108, no. 4, pp. 478-482, April 2020, <https://ieeexplore.ieee.org/document/9063714>.

¹² Courtland, R. (2017). Intel now packs 100 million transistors in each square millimeter. *IEEE Spectrum*, 30, <https://spectrum.ieee.org/intel-now-packs-100-million-transistors-in-each-square-millimeter>.

¹³ 'Let's Clear Up the Node Naming Mess', Intel Newsroom, March 29, 2017, <https://newsroom.intel.de/news-releases/lets-clear-node-naming-mess/>.

¹⁴ 'Analog chips – poised to become the next big threat to automakers?', S&P Global Mobility, January 27, 2022, <https://www.spglobal.com/mobility/en/research-analysis/analog-chips-poised-to-become-the-next-big-threat-to-automakers.html>.

¹⁵ STM32 Microcontrollers, Wikipedia (as accessed on March 22, 2023), <https://en.wikipedia.org/wiki/STM32>.

¹⁶ Core i5 – Intel, WikiChip (as accessed on March 23, 2023), https://en.wikichip.org/wiki/intel/core_i5.

¹⁷ Snapdragon 662 - Qualcomm, WikiChip (as accessed on March 23, 2023), https://en.wikichip.org/wiki/qualcomm/snapdragon_600/662.

¹⁸ 'AMD "Zen" Core Architecture', AMD (as accessed on March 24, 2023), <https://www.amd.com/en/technologies/zen-core>.

¹⁹ '6 crucial steps in semiconductor manufacturing', ASML, October 6, 2021, <https://www.asml.com/en/news/stories/2021/semiconductor-manufacturing-process-steps>.

²⁰ 'How microchips are made', ASML (as accessed on March 22, 2023), <https://www.asml.com/en/technology/all-about-microchips/how-microchips-are-made>.

²¹ Electronic Design Automation, Wikipedia (as accessed on March 22, 2023), https://en.wikipedia.org/wiki/Electronic_design_automation.

²² 'Printing circuits onto wafers: 'Photoresist'', Samsung, January 6, 2021, <https://semiconductor.samsung.com/support/tools-resources/dictionary/photoresist-printing-the-circuit-onto-the-wafer/>.

²³ 'Our Technology', ASML (as accessed on March 22, 2023), <https://www.asml.com/en/technology>.

²⁴ Factsheet, Intel, October 25, 2007, https://www.intel.com/pressroom/kits/manufacturing/Fab32/AZFactsheet_FNL.pdf.

²⁵ 'Light and lasers', ASML (as accessed on March 22, 2023), <https://www.asml.com/en/technology/lithography-principles/light-and-lasers>.

²⁶ 'The Rayleigh criterion', ASML (as accessed on March 22, 2023), <https://www.asml.com/en/technology/lithography-principles/rayleigh-criterion>.

²⁷ Lin, B. J. (2006). Optical lithography—present and future challenges. *Comptes Rendus Physique*, 7(8), 858-874, <https://www.sciencedirect.com/science/article/pii/S1631070506002179/pdf?md5=8b43b144163864fcb71a3c924673f11b&pid=1-s2.0-S1631070506002179-main.pdf>.

²⁸ Based on Rayleigh Criterion, Critical Dimension or Resolution = Process factor (k_1) \times wavelength/Numerical Aperture (N.A). k_1 quantifies all the other effects and physical limits of the lithography machine. N.A is the amount of light the optics system can collect and focus. For DUV (wavelength = 193 nm, $k_1 = 0.3$, N.A. = 0.93), hence resolution is about 63 nm.

²⁹ Bruce W. Smith, Yongfa Fan, Michael Slocum, Lena Zavyalova, "25 nm immersion lithography at 193 nm wavelength," Proc. SPIE 5754, Optical Microlithography XVIII, (12 May 2005); <https://doi.org/10.1117/12.602414>.

³⁰ 'EUV lithography systems', ASML (as accessed on March 22, 2023), <https://www.asml.com/en/products/euv-lithography-systems>.

³¹ Based on Rayleigh Criterion, $k_1 = 0.25$, EUV wavelength is 13.5 nm and N.A of current EUV system = 0.33. Next-generation High N.A EUV = 0.55). Hence, 10 nm to 6 nm theoretical shrinkage is predicted.

³² 'EUV Lithography: A European Joint Project', Zeiss, October 20, 2021, <https://www.zeiss.com/semiconductor-manufacturing-technology/smt-magazine/euv-lithography-as-an-european-joint-project.html>.

³³ 'Lenses and mirrors', ASML (as accessed on March 22, 2023), <https://www.asml.com/en/technology/lithography-principles/lenses-and-mirrors>.

³⁴ A14 Bionic – Apple, WikiChip (as accessed on March 22, 2023), <https://en.wikichip.org/wiki/apple/ax/a14>.

³⁵ 'Samsung Introduces the Industry's First 5nm Processor Powering the Next Generation of Wearables', Samsung, August 2021, <https://semiconductor.samsung.com/newsroom/news/samsung-introduces-the-industrys-first-5nm-processor-powering-the-next-generation-of-wearables/>.

³⁶ 'DUV lithography systems', ASML (as accessed on March 22, 2023), <https://www.asml.com/en/products/duv-lithography-systems>.

³⁷ 'Sailing along the stochastic cliffs', imec, June 28, 2019, <https://www.imec-int.com/en/imec-magazine/imec-magazine-july-2019/euv-lithography-sailing-along-the-stochastic-cliffs>.

³⁸ 'Smaller, better, faster: imec presents chip scaling roadmap', imec, February 2, 2023, <https://www.imec-int.com/en/articles/smaller-better-faster-imec-presents-chip-scaling-roadmap>.

³⁹ '2 charts show how much the world depends on Taiwan for semiconductors', CNBC, March 15, 2021, <https://www.cnbc.com/2021/03/16/2-charts-show-how-much-the-world-depends-on-taiwan-for-semiconductors.html>.

⁴⁰ 'TSMC: how a Taiwanese chipmaker became a linchpin of the global economy', Financial Times, March 24, 2021, <https://www.ft.com/content/05206915-fd73-4a3a-92a5-6760ce965bd9>.

⁴¹ 'If You Invested \$10,000 in ASML in 2010, This Is How Much You Would Have Today', NASDAQ, February 3, 2022, <https://www.nasdaq.com/articles/if-you-invested-%2410000-in-asml-in-2010-this-is-how-much-you-would-have-today>.

⁴² Page 39, Strengthening the global semiconductor value chain in uncertain era, Semiconductor Industry Association and BCG, April 2021, https://www.semiconductors.org/wp-content/uploads/2021/05/BCG-x-SIA-Strengthening-the-Global-Semiconductor-Value-Chain-April-2021_1.pdf.

⁴³ 'Mechanics and mechatronics', ASML (as accessed on March 22, 2023), <https://www.asml.com/en/technology/lithography-principles/mechanics-and-mechatronics>.

⁴⁴ Yoon, D. (2019). Design and Optimal Control of a Magnet Assisted Scanning Stage for Precise and Energy Efficient Positioning (Doctoral dissertation), https://deepblue.lib.umich.edu/bitstream/handle/2027.42/149847/yydkyoon_1.pdf?sequence=1&isAllowed=y.

⁴⁵ GIGAFAB Facilities, TSMC (as accessed on March 29, 2023), <https://www.tsmc.com/english/dedicatedFoundry/manufacturing/gigafab>.

⁴⁶ 'TSMC Completes Construction of 5nm Fab 21 in Arizona', Tom's Hardware, July 29, 2022, <https://www.tomshardware.com/news/tsmc-fab-21-arizona>.

⁴⁷ Figure 1, TSMC F14P3 Fab building information, An optimized LEED's green fab at TSMC, https://www.irbnet.de/daten/iconda/CIB_DC25553.pdf.

⁴⁸ 'TSMC starts to build fab 18: 5 nm, Volume production in Early 2020', AnandTech, January 31, 2018, <https://www.anandtech.com/show/12377/tsmc-starts-to-build-fab-18-5nm-in-early-2020>.

⁴⁹ 'Purity on another level - 'Ultra pure water'', Samsung, May 22, 2020, <https://semiconductor.samsung.com/support/tools-resources/dictionary/purity-on-another-level-ultrapure-water/>.

- ⁵⁰ <https://www.mks.com/n/semiconductor-ultrapure-water>
- ⁵¹ Kim, S., et al. (2018). Chemical use in the semiconductor manufacturing industry. *International journal of occupational and environmental health*, 24(3-4), 109–118. <https://doi.org/10.1080/10773525.2018.1519957>.
- ⁵² Yoon, C. (2012). Much concern but little research on semiconductor occupational health issues. *Journal of Korean Medical Science*, 27(5), 461–464, <https://www.ncbi.nlm.nih.gov/pmc/articles/PMC3342533/pdf/jkms-27-461.pdf>.
- ⁵³ ‘Water Management’, TSMC (as accessed on March 22, 2023), <https://esg.tsmc.com/en/focus/greenManufacturing/waterResourceManagement.html>.
- ⁵⁴ Best Practice Guide in Water Efficiency, wafer fabrication and semiconductor sector – version 1, Public Utilities Board, Singapore, July 2018, https://www.pub.gov.sg/Documents/Water_Efficiency_Wafer_Fabrication_and_Semiconductor_Sector.pdf.
- ⁵⁵ ‘1956 Nobel Prize in Physics’, Nokia Bell Labs (as accessed on March 22, 2023), <https://www.bell-labs.com/about/awards/1956-nobel-prize-physics/>.
- ⁵⁶ ‘The chip that changed the world’, Texas Instruments, September 15, 2020, <https://news.ti.com/blog/2020/09/15/the-chip-that-changed-world>.
- ⁵⁷ Memory lane. *Nature Electronics*, 1, 323 (2018), <https://doi.org/10.1038/s41928-018-0098-9>.
- ⁵⁸ Intel Chips timeline, Intel, <https://www.intel.in/content/dam/www/public/us/en/documents/corporate-information/history-intel-chips-timeline-poster.pdf>.
- ⁵⁹ ‘TWINSCAN: 20 years of lithography innovation’, ASML (as accessed on March 22, 2023), <https://www.asml.com/en/news/stories/2021/twincan-20-years-innovation>.
- ⁶⁰ ‘Making EUV: from lab to fab’, ASML, March 30, 2022, <https://www.asml.com/en/news/stories/2022/making-euv-lab-to-fab>.
- ⁶¹ ‘Samsung Exynos 9825’, Nanoreview.net (as accessed on March 22, 2023), <https://nanoreview.net/en/soc/samsung-exynos-9825>.
- ⁶² ‘Apple unveils M1 Ultra, the world’s most powerful chip for a personal computer’, Apple, March 8, 2022, <https://www.apple.com/in/newsroom/2022/03/apple-unveils-m1-ultra-the-worlds-most-powerful-chip-for-a-personal-computer/>.
- ⁶³ ‘EUV: The Most Precise, Complex Machine at Intel’, Intel, December 21, 2021, <https://www.intel.com/content/www/us/en/newsroom/news/euv-most-precise-complex-machine.html>.
- ⁶⁴ ‘The \$150 Million Machine Keeping Moore’s Law Alive’, August 30, 2021, <https://www.wired.com/story/asml-extreme-ultraviolet-lithography-chips-moores-law/>.
- ⁶⁵ ‘ASML sales boom continues as Intel places high-NA order’, Optics.org, January 19, 2022, <https://optics.org/news/13/1/28>.
- ⁶⁶ ‘We underestimated the demand for DUV’, Bits&Chips, February 4, 2021, <https://bits-chips.nl/artikel/we-underestimated-the-demand-for-duv/>.
- ⁶⁷ ‘The \$150 Million Machine Keeping Moore’s Law Alive’, August 30, 2021, <https://www.wired.com/story/asml-extreme-ultraviolet-lithography-chips-moores-law/>.
- ⁶⁸ ‘Increased importance of VLSI design ecosystem in India for worldwide semiconductor Industry’, Mahindra Tech (as accessed on March 29, 2023), <https://www.techmahindra.com/en-in/blog/increased-importance-of-vlsi-design-ecosystem/>.
- ⁶⁹ Ganguly, U., Lashkare, S., & Ganguly, S. (2020). India's Rise in Nanoelectronics Research. *arXiv preprint*, <https://arxiv.org/abs/2011.11251>.
- ⁷⁰ Microelectronics Development Division, Ministry of Electronics and Information Technology website (as accessed on March 29, 2023), <https://www.meity.gov.in/content/microelectronics-development-division>.
- ⁷¹ ‘Indian Semiconductor Mission’, Press Information Bureau, Ministry of Electronics and Information Technology, February 3, 2023, <https://pib.gov.in/PressReleasePage.aspx?PRID=1896018>.
- ⁷² Modified Scheme for setting up of Semiconductor Fabs in India, Ministry of Electronics and Information Technology, October 4, 2022, <https://www.meity.gov.in/writereaddata/files/Notification%20Modified%20Scheme%20for%20Semiconductor%20Fabs.pdf>.
- ⁷³ F. W-38/21/2022-IPHW, Ministry of Electronics and Information Technology, October 4, 2022, <https://www.meity.gov.in/writereaddata/files/Notification%20Modified%20Scheme%20for%20Compound%20Semiconductor%20ATMP.pdf>.
- ⁷⁴ ‘The CHIPS and Science Act: Here’s what’s in it’, McKinsey & Company, October 4, 2022, <https://www.mckinsey.com/industries/public-and-social-sector/our-insights/the-chips-and-science-act-heres-whats-in-it>.
- ⁷⁵ European Chips Act, European Commission, February 2022, <https://ec.europa.eu/newsroom/dae/redirection/document/83080>.
- ⁷⁶ Notification W-18/30/2019-IPHW, Ministry of Electronics and Information Technology, April 1, 2020, https://www.meity.gov.in/writereaddata/files/scheme_for_promotion_of_manufacturing_of_electronic_components_and_semiconductors.pdf.

अस्वीकरण: प्रस्तुत रिपोर्ट आपके समक्ष सूचना प्रदान करने के लिए प्रस्तुत की गई है। पीआरएस लेजिसलेटिव रिसर्च (पीआरएस) के नाम उल्लेख के साथ इस रिपोर्ट का पूर्ण रूपेण या आंशिक रूप से गैर व्यावसायिक उद्देश्य के लिए पुनःप्रयोग या पुनर्वितरण किया जा सकता है। रिपोर्ट में प्रस्तुत विचार के लिए अंततः लेखक या लेखिका उत्तरदायी हैं। यद्यपि पीआरएस विश्वसनीय और व्यापक सूचना का प्रयोग करने का हर संभव प्रयास करता है किंतु पीआरएस दावा नहीं करता कि प्रस्तुत रिपोर्ट की सामग्री सही या पूर्ण है। पीआरएस एक स्वतंत्र, अलाभकारी समूह है। रिपोर्ट को इसे प्राप्त करने वाले व्यक्तियों के उद्देश्यों अथवा विचारों से निरपेक्ष होकर तैयार किया गया है। यह सारांश मूल रूप से अंग्रेजी में तैयार किया गया था। हिंदी रूपांतरण में किसी भी प्रकार की अस्पष्टता की स्थिति में अंग्रेजी के मूल सारांश से इसकी पुष्टि की जा सकती है।